

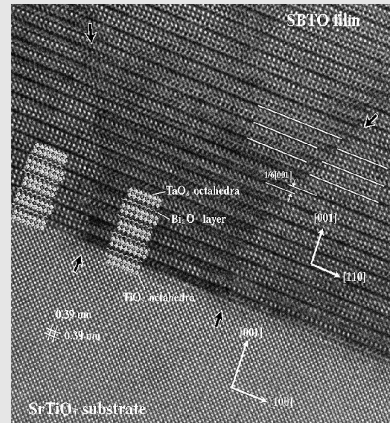
強誘電体薄膜研究の最先端における計測・制御

Measurement and Control Required in the Forefront of Ferroelectric Thin Film Research



東京工業大学  
舟窪 浩先生

開催日：2000年11月7日  
場所：堀場製作所本社



MOCVD法で初めて合成に成功した  
エピタキシャルSrBi<sub>2</sub>Ta<sub>2</sub>O<sub>7</sub>単結晶薄膜の  
TEM写真（舟窪先生ご提供）

“究極のメモリFRAM研究開発の最前線は、今、どうなっているの？”こんな素朴な疑問をテーマに、東京工業大学の舟窪浩先生にご講演いただきました。

強誘電体メモリ(FRAM)はなぜ次世代の夢のメモリといわれるのだろうか？、材料はPZT or SBT？、薄膜化法はPVD or MOCVD？、その低温化の決め手は？さらに、これらを支援・リードする計測・制御技術の今後の課題は？などなど。

日に日に進む強誘電体薄膜研究の最前線で、次々と新たな成果を発信されている舟窪先生は、「専門分野を越えた研究者・技術者達のグローバルなアライアンスこそが、21世紀を生き抜くためのキーワードだ」と計測機器メーカーへの期待を熱く語られました。

"What is the state of the art in the research and development of the FRAM, ultimate memory device?". This simple question was the subject of a lecture delivered by Dr. Hiroshi FUNAKUBO of the Tokyo Institute of Technology.

Why is the FRAM considered the dream memory device in the next generation? Which will be preferred as its material, PZT or SBT? Which method will be used to manufacture the thin film, PVD or MOCVD? What will be the conclusive factor for manufacturing at low temperature? Furthermore, what will be the future problems in measurement and control technology which support and lead these issues?

Releasing new findings one after another with the daily advancement of the R&D for ferroelectric thin film, Dr. Funakubo talked about expectations toward measurement instrument makers and said that "a global alliance of researchers and engineers beyond the boundaries of their specialties is the key for surviving the 21st century."

## モバイルは強誘電体メモリで

本日は、強誘電体薄膜、なかでも、近年「不揮発性で、かつDRAMなみの高速動作が期待できる」と注目を浴びている強誘電体メモリ研究の先端状況と、これに欠かせない計測・制御についてご紹介します。

まず、強誘電性とは？という非常に初歩的な話から入らせていただきます。

強誘電体に電界をかけると分極しますが、この現象は履歴現象を示し、電圧をゼロにしても電荷が残ります。そして、残留分極は、反対方向に一定の電圧、つまり抗電力を加えるまで保持されます。強誘電体メモリ(FRAM)では、この性質を利用して、1 or 0の情報を書き込んだり、読み出したりします。ちょうど磁性体メモリと同じですね。

この原理自体は非常に古くから知られており、磁性体がメモリになっていますから、強誘電体ももっと早くからメモリになってしかるべきだったのですが、つい最近まで実現できませんでした。何が障害となり、どうしたらクリアでき、さらに発展させることができるのか？ここら辺りが、私の今日の話の主題となります。

「では強誘電体でメモリを作るとどんなことがうれしいのか？」とまとめたのがこの表1です。読み書きのスピードは非常に速く、DRAMよりも速いくらい。書き込み電圧は、EEPROMよりはるかに低く、寿命は10年。しかも、セルサイズはDRAMなみで、さらに小さくなる見込みがあるという、まさに、理想のメモリではないかと思えます。とくに、低電圧で動いてバックアップ用の電池もいらぬというメリットから、携帯電話用として莫大な市場が見込まれています。

	FRAM	SRAM	DRAM	EEPROM
読み出し(ns)	25~100	25	150	50~200
書き込み(ns)	25~100	25	150	10 <sup>6</sup>
動作電圧(V)	+5	+5	+5	+5
書き込み電圧(V)	+5	+5	+5	+12~+21
放射線耐性(RadSi)	10 <sup>6</sup>	10 <sup>6</sup>	<10 <sup>4</sup>	10 <sup>4</sup>
パワー off 保持特性(年)	>10	0	0	10~100
寿命(書き込み回数)	10 <sup>10</sup>			10 <sup>2</sup> ~10 <sup>5</sup>
セル面積(DRAMを1として規格化)	1	3	1	2

表1 各種半導体メモリの特性比較

## 次世代の強誘電体メモリ

このように夢多きFRAMですが、実際に大量生産のラインに乗せるためには、強誘電体自体の理論的な解明、材料の選択、薄膜化技術、デバイシング技術、そして忘れてならない評価技術など、まだまだ解決すべき数多くのバリアがあります。FRAMの研究開発は、今のところ、他の多くの先端材料と同じように、基礎理論より応用技術、とくに薄膜化技術の進歩が全体を牽引しています。

現在生産されているFRAMは、two-transistor two-capacitorの回路方式でプレーナ構造のタイプが主体です。これだと、DRAMに比べ半分の集積度しか望めません。そこで、各社、one-transistor one-capacitorでスタック構造のものを開発中で、多分このタイプのものは、近々市場に出てくるものと期待しています。

さらに、東工大では、石原 宏教授をリーダーとする産学共同プロジェクト(通産省 大学等連携型産業科学研究開発制度)が発足しており、強誘電体キャパシタをMOS型電界効果トランジスタ(MOSFET)のゲート上に直接堆積させたone-transistorタイプの次世代の強誘電体メモリ開発を目指しています。

## PZT それとも SBT

これら一連の技術開発の中でキーとなるのが、強誘電体材料と薄膜化手法の選択です。私は、材料的にはチタン酸・ジルコン酸鉛(PZT)、ないしはビスマス酸タンタル酸ストロンチウム(SBT)等のBi層状強誘電体が、薄膜化には将来の高集積化を目指してMOCVD法が主流になるだろうと考えています。

表2はPZTとSBTの特徴をまとめたものです。

残留分極値はPZTの方が大きいのですが、飽和電圧はSBTの方が1.5Vと低く、この低い電圧飽和特性は、携帯電話などに適用しようとする場合、特に有利になります。ただし、最新のデータでは、PZT、SBTともに1.2Vとほとんど変わらないレベルまでできています。また、寿命は、PZTでは繰り返し使っているとだいたい10<sup>6</sup>回くらいで特性が落ちてしまいます。一方、SBTの寿命は長く、昨年の学会ではあるメーカーが、10<sup>17</sup>回までの保証が可能だと発表していました。

	Pb(Zr,Ti)O <sub>3</sub>	SrBi <sub>2</sub> Ta <sub>2</sub> O <sub>9</sub>
成膜温度(最低報告温度)	600°C(390°C)	750 (585)
水素耐性		x
低電圧飽和(最低報告飽和値)	x(1.2V)	(1.2V)
Pt電極での疲労特性	x (酸化物電極で解決)	

表2 PZTとSBTの特長

ではSBTの方が有利ではないかということになります。が、問題は成膜温度です。先ほども申しましたように、最新のFRAMはスタック構造をしていますが、従来のように700°Cや650°Cのように高い成膜温度では他の部分もちません。さらに耐熱性、化学的安定性を考えて白金が使われていますが、これではPZTの特性が劣化しています。この問題を解決するために、IrO<sub>2</sub>などの酸化物電極が検討されています。もう一つは、水素耐性です。FET等の特性を安定させるために、強誘電体膜を形成した後で、水素雰囲気アニールするのですが、SBTは約700°Cの熱処理をしないと復活しません。

このように、PZT, SBTそれぞれに一長一短があり決定的なことは言えないのですが、とくに成膜温度の点で、短期的にはPZTが使われています。しかし、PZTは鉛を含むため、ご存知のように環境面からの規制もからみ、長期的にみるとSBTを筆頭にする非鉛系材料が浮上してくることは間違いありません。

### Pulse-MOCVD 法による PZT の低温化

では、どのような手法で強誘電体薄膜を作ろうとしているのでしょうか？

図1は強誘電体薄膜の作成方法の流れを示したものです。多成分系で結晶構造が複雑なこの材料では、当初、ゾルゲル法からスタートしました。その後、薄膜物性の基礎研究分野では、品質の高い膜ができるということから、スパッタリング、PLD、MBEなどのいわゆるPVD法へと向かっています。

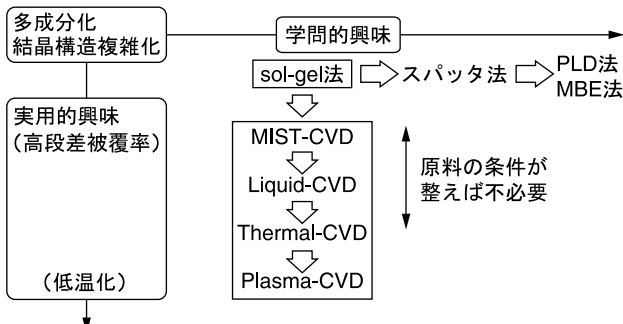


図1 高・強誘電体薄膜作成方法の流れ

一方、実用性を追求する分野では、6~9インチの面積をカバーできる上に段差被覆性が良いというメリットから、CVD法の流れとしてMIST-CVD, Liquid-CVD, Thermal-CVD, Plasma-CVDへと発展しています。今後、強誘電体メモリがスタック化するのに対応していくためには、高アスペクト比が得られるCVDが主流になることは間違いのないものと私はみています。もちろん、低温化がキーファクタであることはいうまでもありません。

ここで私たちの最近の研究成果をいくつかご紹介します。

私たちは、原料ガスを間欠的に供給しながら(Pulse-MOCVD), 400°C以下という低温で成膜することにより、非常に良質なPZT強誘電体薄膜を作ることになりました。

Pulse-MOCVD法で作ると、まず表面の平滑性が非常に良くなり、結果的にリーク特性が大幅に改善されます。さらに、広い範囲で最適の成膜条件を設定し、適当なバッファ層を導入することにより結晶性の良い、つまり強誘電性の優れた膜をより低温で作れるようになりました。現在我々のところでは、395°Cで作った50nmのPZT薄膜の特性として、残留分極が $23\mu\text{C}\cdot\text{cm}^{-2}$ 、平滑度は5nm(中心線平均粗さ: Ra)が得られています。

というわけで、PZTの成膜温度は、ほんの2年くらい前までは600°Cがごく標準的だったのが、ここ1~2年の間に200°Cくらいの低温化が達成されました。1Mbit以上の強誘電体メモリの実用化はそこまできているというのが実感です。

### 白金の上にSBTNを一軸配向

次にもう一つの材料であるSBT系の状況を紹介します。

我々のところではニオブを添加したSBTN系の研究を進めています。ここでの最大の問題は、水素処理による劣化と成膜温度がなかなか下がらなかったことです。従来、SBT系は、ゾルゲル法で塗布したものを熱処理して、アモルファス相から強誘電相を作っていました。この手法では、構成元素の固相拡散係数が小さいためにどうしても高温・長時間の熱処理が避けられません。かといって低温で処理すると強誘電性のないフローライト相ができてしまいます。

そこで、MOCVD法を使って、気相から固相を経ずに直接ペロブスカイト構造の膜をより低温で作ることにチャレンジしました。それには(111)に配向した白金層の上に、強誘電体膜を成長させることがキーになります。

図2は610~670°Cの温度で析出させたSBTNの表面および断面のSEM像ですが、低温ほど粒子は劇的に小さくなり、界面も非常にきれいです。この点は、今後SBTをセルサイズの小さなメモリデバイスに仕上げていく際の大変重要な技術となります。

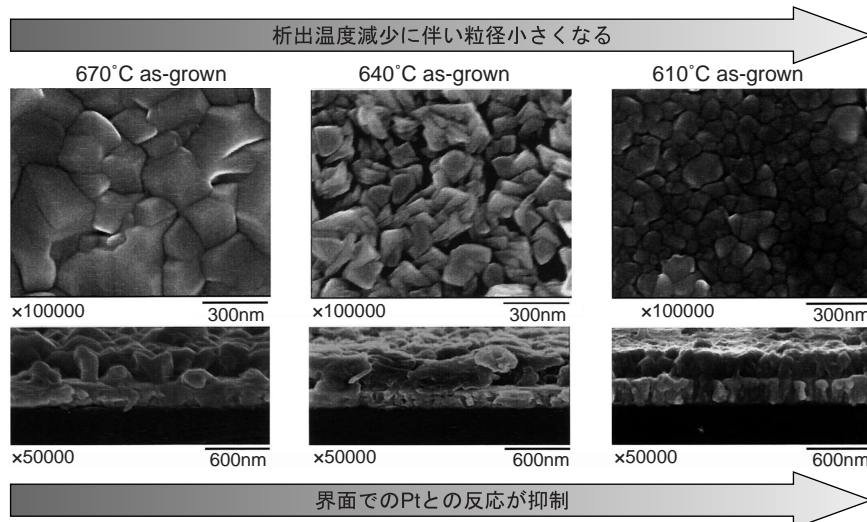


図2 SBTN 薄膜の表面および断面のSEM 像

### ラマン分光による SBTN の相解析

以上、強誘電体メモリおよび薄膜作成の先端状況をご紹介しましたが、それでは、どんな計測や制御が必要になるの？という話題に入ります。

PZTやSBTは複雑な材料ですから、まず厳密な組成制御が基本ですが、その前に、話の続きとしてラマン分光による SBTN のフローライト相の測定について少し触れておきます。

先ほどゾルゲルで作った SBTN 膜は、フローライト相がしやすいと申しましたが、従来、この種の結晶構造の解析には主に X 線回折が使われています。しかし、強誘電相と二次相とのピークのずれが非常にわずかで、両者の判別が困難です。この点、ラマン分光で見ると一目瞭然です(図 3)。さらにラマンの良い点は、測定時間が X 線とは比較にならないくらい短いばかりでなく、空間分解能が高いことです。例えば、1 $\mu$ m の分解能ではかれは、デバイスのセル一個一個が測定できることに相当し、将来マッピングすればインラインの評価装置も可能ではないかと期待しています。

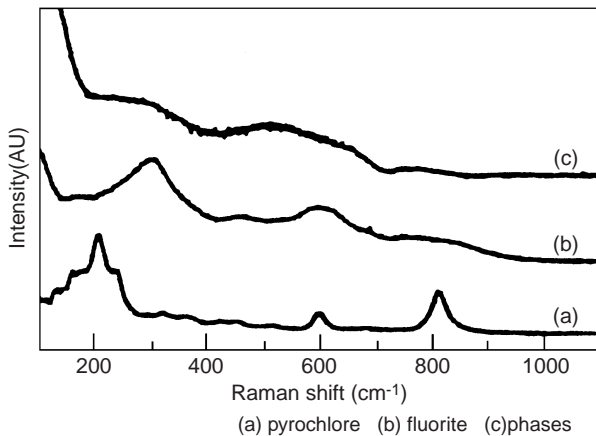


図 3 SBTN 薄膜のラマン分光スペクトル

### in-situ モニタ

図 4 に高速成膜用 MOCVD 装置を示します。まず、液体の原料を液体マスフローコントローラで厳密に流量制御しながらペーパーライザに送り込みます。ペーパーライザで気化・混合されたガスはリアクタに送り込まれ、ここで強誘電体膜が基板上にデポジットします。

良い膜を作るための基本は、最適の製作条件を見出し、この状態を正確かつ安定的に再現することです。従来の MOCVD 成膜装置では、液体や気体マスフローコントローラだけによる制御、ないしは超音波式のガス濃度計を組み合わせる原料の供給量を制御していました。しかし、これらの手法では、多成分を扱う強誘電体のような場合には全く不十分で、肩の悪いノーコン投手のように、できてみなければわからないということになりかねません。

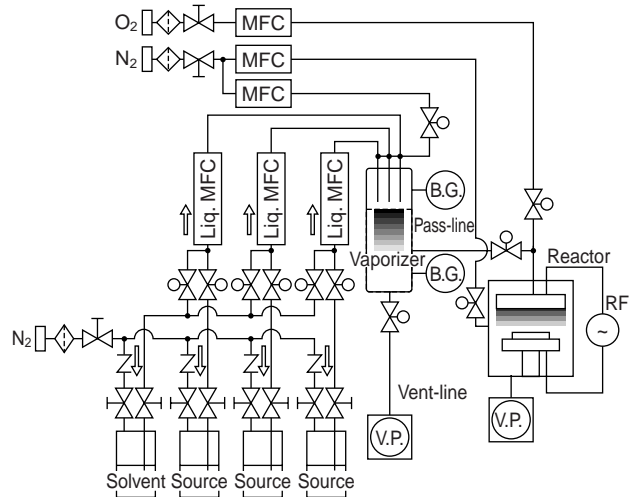


図 4 高速成膜用 MOCVD 装置

そこで、ホリバさんが開発された FTIR 方式のガス分析計を、ペーパーライザなど MOCVD 装置のいくつかのポイントに接合して、チャンパー内でのどのような化学反応が起こっているのか覗いてみようとして試みています。関連する成果のいくつかはすでに報告されていますので、今回は詳細説明を省きますが、気相での中間反応子が確認できるなど、興味あるデータが出てきています(図 5)。

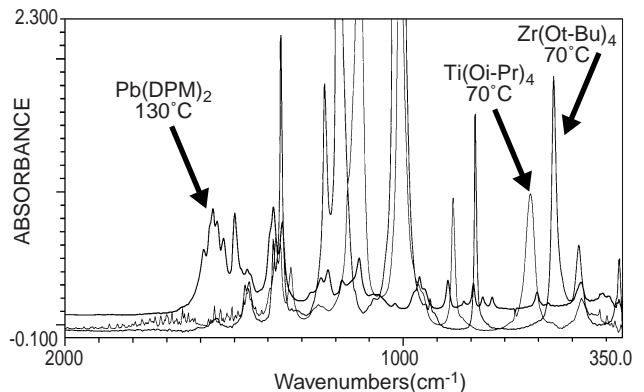


図 5 MOCVD 用 PZT 原料の FTIR 吸収スペクトル

in-situ モニタリングのメリットとしては、我々は大学ということであまり気にかけない部分ですが、生産ラインのプロセス条件の初期設定期間の短縮や、プロセスファクタのメンテナンスなどには大変役立つものだろうと考えています。

それからもう一つ、できつつあるものの情報もリアルタイムに把握したいということがあります。先ほどもお話ししたように、白金のように触媒性が非常に高い材料の場合は、界面状態が決定的なファクタとなります。現在の膜厚は 200nm 程度ですが、低電圧飽和のことを考えると、近々膜厚を 100nm 以下にしないと強誘電体メモリは生き残れないと思います。

現在、界面の評価装置として、RBS(後方イオン散乱)やSIMS(2次イオン質量分析)などが使われていますが、広い面積にわたる膜厚分布やin-situ測定となるとまだまだです。

強誘電性と密接に関係のある誘電率を屈折率の指数で評価できる点で、私はエリプソメータにとくに興味を持っています。ホリバさんはインラインのエリプソメータを作っておられると聞いていますが、先ほどのラマン分光装置とともに、一層のご健闘を期待しております。

## 長期的な視野に立ったアライアンスを

最後に、強誘電体メモリの技術の広がりについて述べさせていただきます。

この疑問は多成分酸化物薄膜の将来性はどうか?という表現に置き換えても良いのではないかと考えています。多成分酸化物薄膜は、現在、高温超伝導やコロサルと呼ばれる磁気抵抗効果を使ったメモリなど、開発スパンは長いですが、実用化されれば莫大な用途が見込まれています。ですから、10年先にはPZTやSBTなんて単純な系だったねと笑い話になる日が来る可能性は十分にあります。しかし、そんな時代にもCVDは生き残っているに違いないと私は確信しています。

今日は主に計測について話してきましたが、得られた計測結果をラインにどのようにフィードバックし、制御するのかを忘れてはなりません。とくに、MOCVD装置はリアクタ内部はもちろんですが、ペーパライザなど成膜システム全体からのアプローチが重要です。この部分では、エステックさんのパーツや制御技術が役立つでしょう。

強誘電体メモリが立ち上がったこの時期にこそ、我々研究者とホリバさんのように積極的かつグローバルな事業展開をされている開発指向のメーカーとのアライアンスが一層深まることを期待しております。

(抄録 編集部)



舟窪 浩

**Hiroshi FUNAKUBO, Dr. Eng.**

東京工業大学 助教授  
大学院総合理工学研究科  
物質科学創造専攻  
工学博士

### < 経歴 >

1986年 東京工業大学 工学部無機材料工学科卒業

1997年 東京工業大学 大学院総合理工学研究科 助教授

### < 受賞 >

1996年 日本セラミックス協会進歩賞受賞

### < 主な研究テーマ >

MOCVD法による酸化物強誘電体薄膜の合成と物性の研究